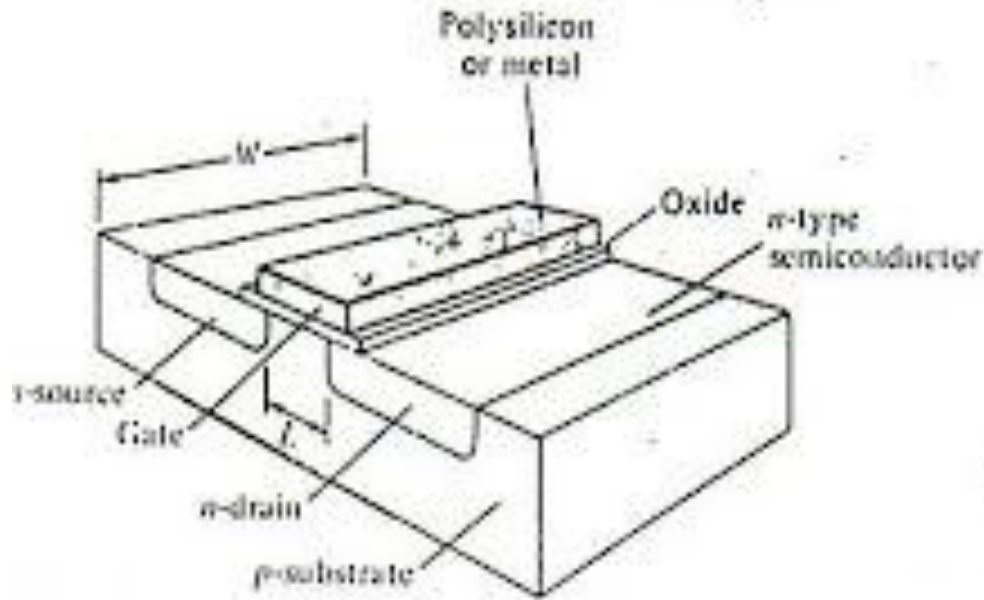
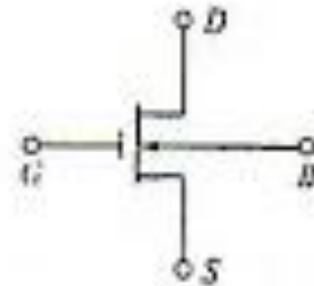


# Struktur dan Prinsip Kerja Transistor Metal Oxide Semiconductor (MOS)

- Analisis dan perancangan IC sangat tergantung pada pemilihan model yang cocok sebagai komponen IC.
- Untuk analisis secara manual, cukup digunakan model-model yang sederhana. Untuk analisis dengan komputer, digunakan model-model yang lebih rumit.
- Struktur internal dan proses konduksi di dalam transistor dan dioda perlu dikaji dengan baik. Dalam analisis dan perancangan IC digital perlu mengetahui model yang digunakan sebagai pendekatan divais.

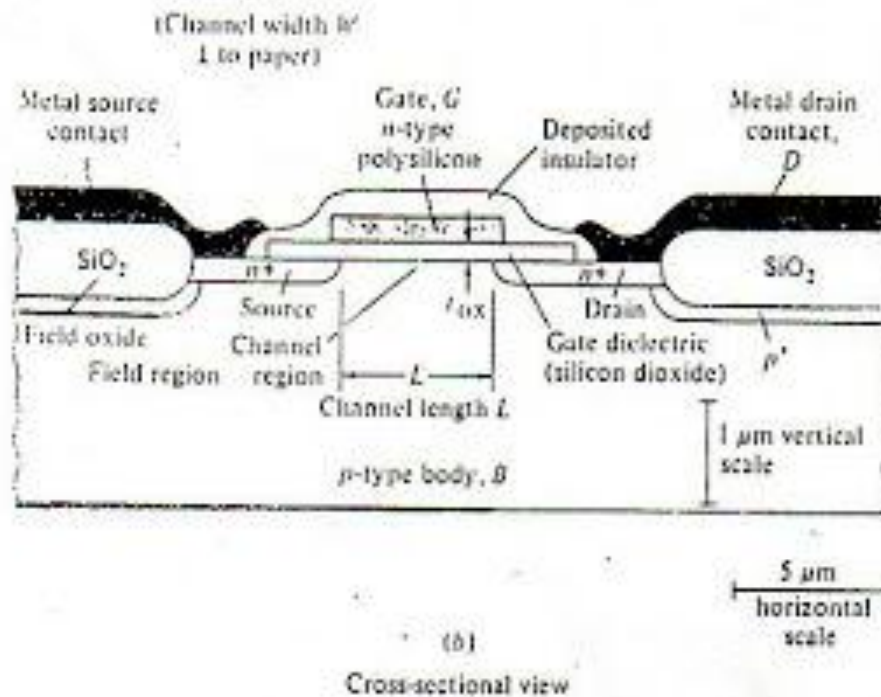


(a) Structure



Schematic symbol

Di atas ini adalah gambar perspektif dan simbol skematis dari transistor MOS kanal-n dengan gate silikon.



Penampang transistor MOS di atas ini digambar dengan jelas dan secara rinci untuk menerangkan prinsip kerja transistor nMOS.

- Bila suatu tegangan dikenakan pada elektroda gate maka timbul suatu medan elektrik untuk mengatur konduksi di antara bagian source dan bagian drain yang *heavily doping* ( $n^+$ ). Karena menggunakan medan elektrik, divais ini adalah salah satu bentuk dari *field-effect transistor* (FET).
- Karena gate tersekat sama sekali dari elektroda-elektroda yang lain, divais ini disebut juga *insulated gate field-effect transistor* (IGFET).
- Masih ada nama lain, yaitu transistor unipolar. Disebut transistor unipolar, karena hanya ada satu macam pembawa muatan (elektron di dalam nMOS) yang diperlukan untuk operasi divais ini.

- Hole yang 'bergerak' dalam substrat jenis-p pada transistor nMOS tidak terlibat dalam operasi yang normal.
- Berlainan dengan sebuah nMOS atau transistor unipolar lain, sebuah transistor bipolar npn atau pnp harus melibatkan baik elektron maupun hole dalam operasinya.
- Belum ada terminologi yang baku yang diterima secara luas, sehingga istilah MOST, MOSFET, FET, dan IGFET masih banyak digunakan untuk menyebut divais MOS ini.

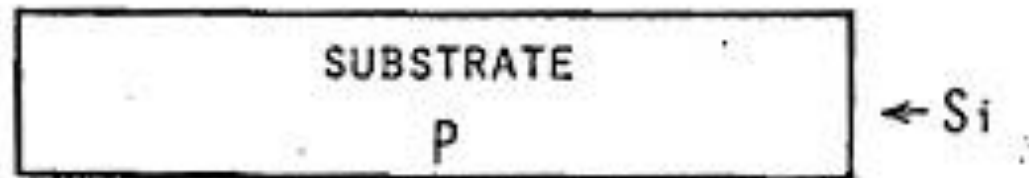
- Struktur divais transistor nMOS ini untuk menjadi IC dengan urutan langkah-langkah: oksidasi, *pattern definition* (penentuan pola), difusi, implantasi ion, dan proses-proses deposisi, serta pembuangan material.

# Proses Fabrikasi Transistor nMOS Dengan Teknologi MOS

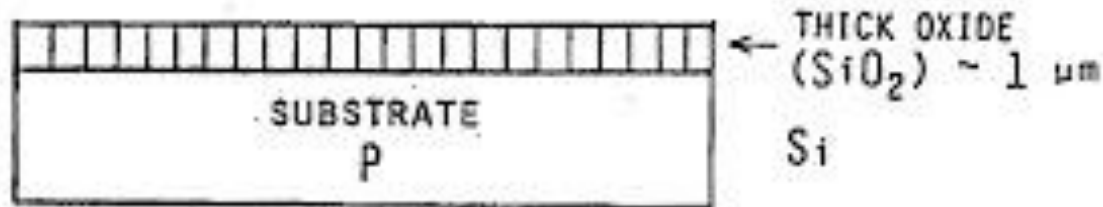


- Untuk memahami aspek-aspek perancangan berbasis proses, maka pertama-tama perlu dipelajari yang dinamakan *polysilicon gate self-aligning nMOS process*.
- Disini akan dibahas pembuatan *enhancement mode transistor* dalam bentuk IC di dalam substrat silikon.

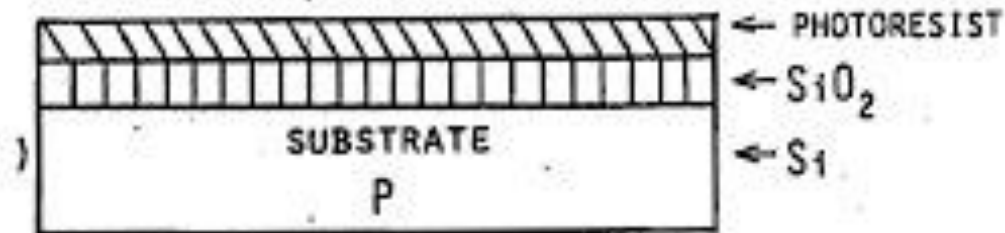
- **Tahap 1** Sebuah wafer tipis silikon murni dengan diameter 75 sampai 100 mm dan tebal 0,4 mm mengalami doping dengan impuriti atom boron dengan konsentrasi  $10^{15}$  sampai  $10^{16}$  atom/cm<sup>3</sup> dan wafer dengan resistivitas 25 sampai 26 ohm.cm.



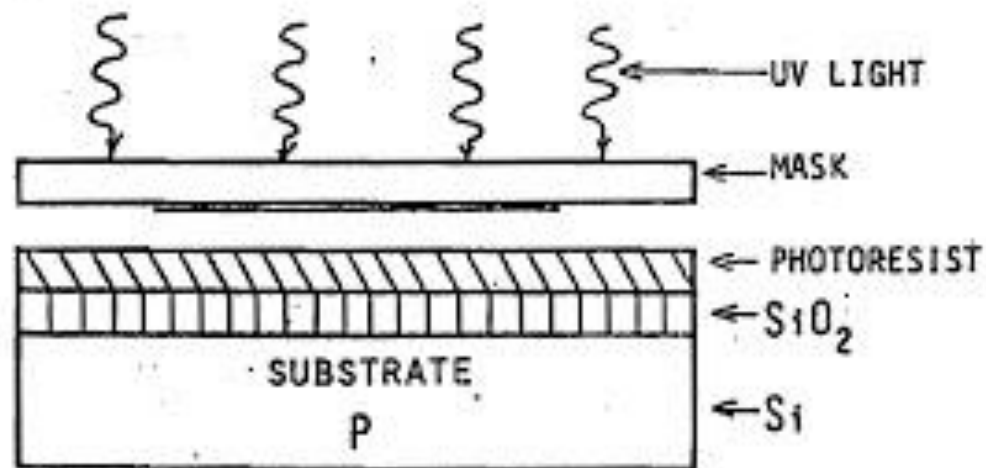
- **Tahap 2** Seluruh permukaan wafer kemudian dibuat lapisan silikon dioksida ( $\text{SiO}_2$ ) setebal 1 mikro m sebagai lapisan pelindung terhadap dopant (bahan doping) selama dilakukan proses.



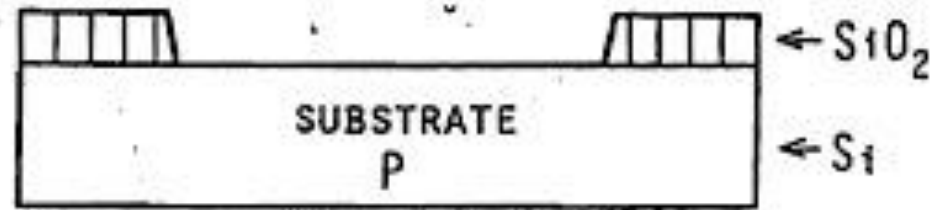
- **Tahap 3** Sekarang, di atas seluruh permukaan dilapisi dengan *photoresist* dan diputar untuk mendapatkan lapisan yang rata dengan ketebalan tertentu.



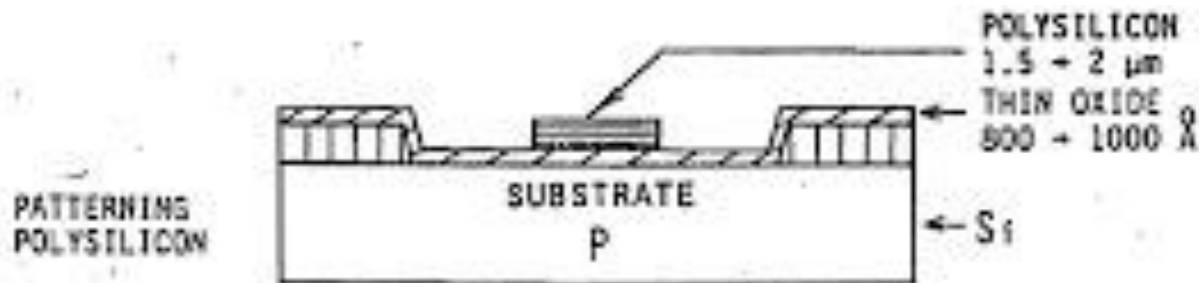
- **Tahap 4** Selanjut lapisan photoresist disinari dengan ultraviolet melewati masker untuk menentukan tempat-tempat yang akan dilakukan difusi. Pada tempat yang terkena radiasi sinar ultraviolet terjadi polimerisasi (mengeras), tapi pada tempat yang tidak tembus sinar ultraviolet tidak terjadi polimerisasi.



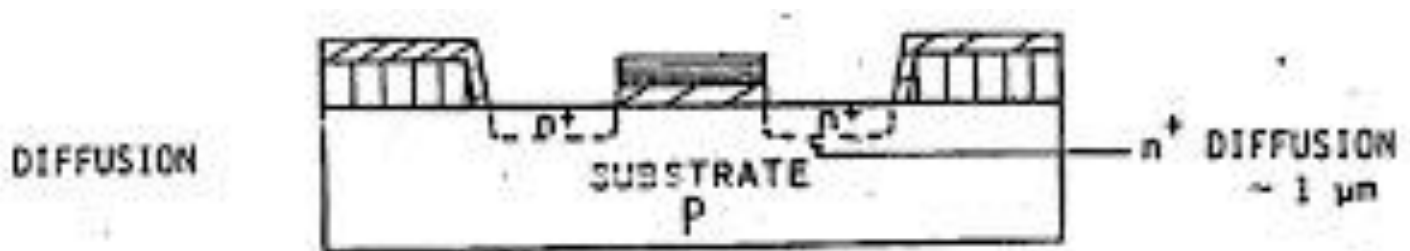
- Tahap 5 Kemudian dilakukan proses *development* (pengembangan) untuk membersihkan *photoresist* yang tidak mengalami polimerisasi.
- Selanjutnya dilakukan proses *etching* untuk mengikis silikon dioksida yang tidak dilindungi *photoresist*. Sekarang ada permukaan wafer yang terbuka, tidak ditutupi oleh silikon oksida.



- **Tahap 6** Sisa photoresist dibersihkan/dihapus dan selanjutnya di seluruh permukaan wafer ditumbuhkan lapisan silikon tipis setebal 0,1 mikro m dan di atas silikon dioksida tipis dituang polisilikon untuk membuat gate.



- **Tahap 7** Sekali lagi dilakukan pelapisan photoresist dan dengan menggunakan masker untuk membuat pola polisilikon dan lapisan silikon di bawahnya dikikis untuk membuka tempat-tempat dilakukan difusi impuriti jenis-n untuk membuat source dan drain. Difusi ini dikerjakan dengan jalan memanasi wafer pada suhu tinggi dan di atas permukaan wafer ditiupkan gas pembawa impuriti fosfor. Selama difusi polisilikon, silikon dioksida menjadi pelindung, proses itu disebut *self-aligning*.

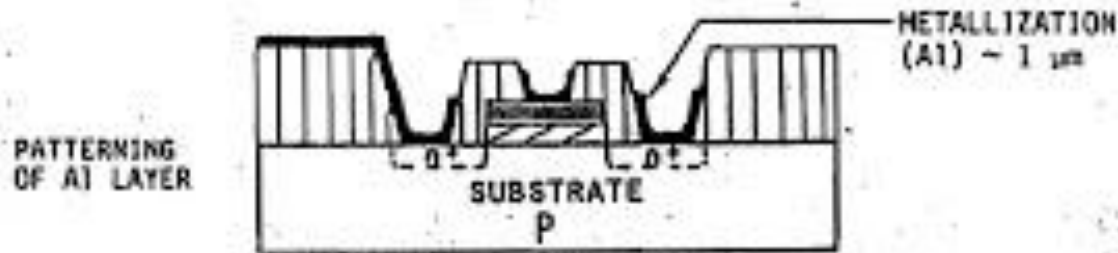




- **Tahap 8** Penumbuhan lapisan silikon dioksida tebal di seluruh permukaan lagi, dan di atasnya dilapisi dengan photoresist untuk membuka tempat-tempat di gate polisilikon, di source dan drain untuk membuat sambungan.

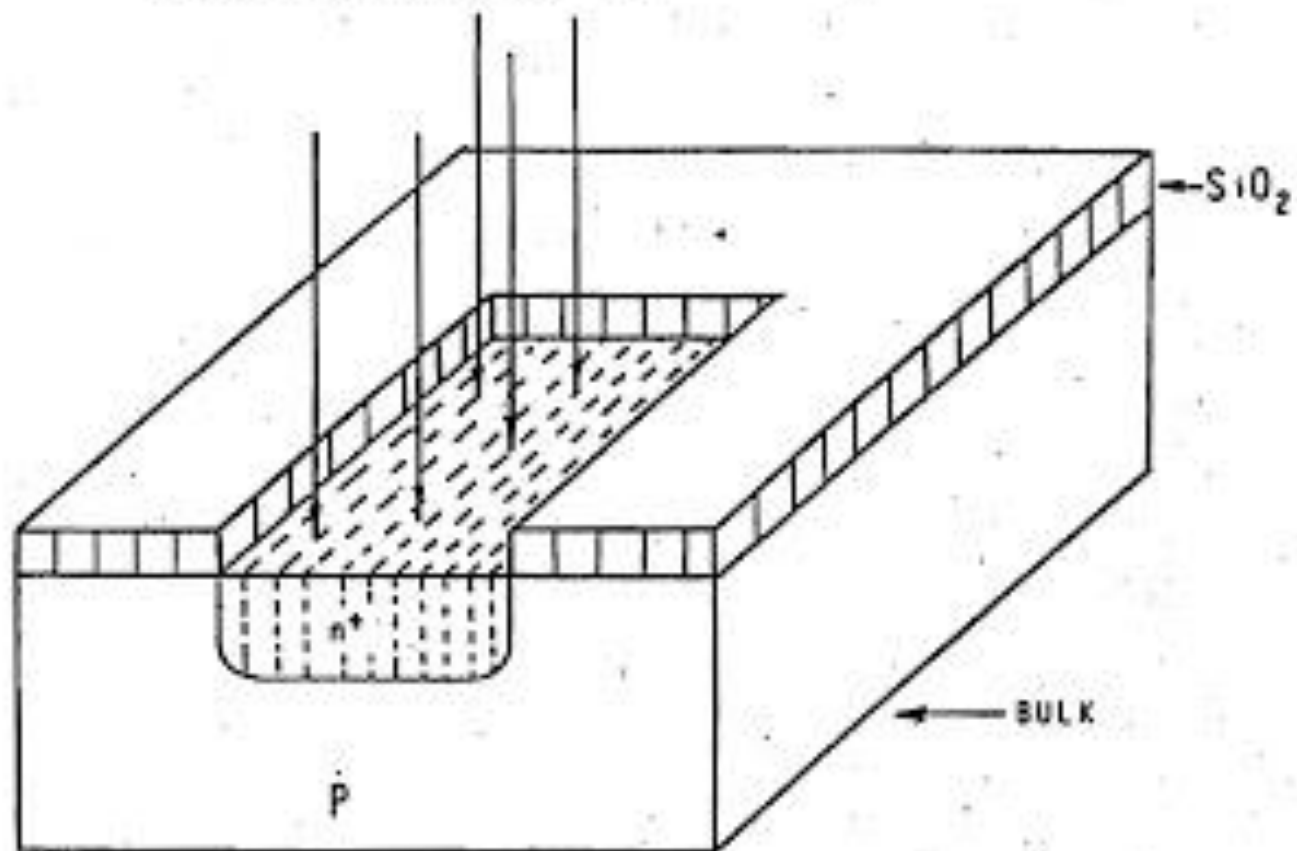


- **Tahap 9** Kemudian di atas seluruh permukaan wafer dituangkan lapisan aluminium setebal 1 mikro m. Selanjutnya lapisan aluminium dilapisi photoresist dan di atasnya diberi masker untuk membentuk pola interkoneksi yang diinginkan.



- Jadi, proses fabrikasi IC dengan teknologi MOS merupakan pengulangan-pengulangan di seputar pembentukan atau penguangan (*deposition*), membuat pola (*patterning*) tiga lapisan, dipisahkan dengan penyekat (*insulation*) silikon dioksida. Lapisan-lapisan itu terdiri dari lapisan difusi dalam substrat, polisilikon di atas silikon dioksida pada substrat, dan lapisan metal yang tersekat terhadap silikon dioksida.

DONOR (PENTAVALENT) GAS



Diffusion Process

# NMOS fabrication steps

# Tugas Kelompok

- Buat maket struktur nMOS, setiap lapisnya diberi warna yang berbeda mengikuti warna-warna layer yang biasa digunakan pada struktur MOS. Buat sekreatif dan sebagus mungkin.

