

ARSITEKTUR FPGA

Veronica Ernita K.

Arsitektur Dasar FPGA

- Antifuse.
- Fine, Medium, dan Coarse-grained.
- MUX dan LUT Logic Block.
- CLB, LAB dan Slices.
- Fast Carry Chains.
- Embedded in FPGA.
- Processor Cores.
- Clocking.
- General Purpose I/O.
- Hard IP, Soft IP dan firm IP.
- System Gates.

Antifuse

- Adalah lawan dari fuse, fuse itu sendiri adalah sekering yaitu alat yang digunakan sebagai pengaman dalam suatu rangkaian listrik apabila terjadi kelebihan muatan listrik atau suatu hubungan arus pendek.
- Cara kerjanya apabila terjadi kelebihan muatan listrik atau terjadi hubungan arus pendek, maka secara otomatis sekering tersebut akan memutuskan aliran listrik dan tidak akan menyebabkan kerusakan pada komponen yang lain.
- Jadi Antifuse itu sendiri adalah untuk menciptakan atau membangkitkan jalur elektrik konduktif atau memberikan jalan kepada muatan listrik yang besar untuk lewat.

Fine, Medium, dan Coarse-grained

- **Fine Grained**
 - Adalah arsitektur FPGA pada suatu sistem yang memiliki komponen yang kecil.
- **Medium Grained**
 - Arsitektur FPGA pada suatu sistem dengan komponen yang sedang.
- **Coarse Grained**
 - Arsitektur FPGA pada suatu sistem dengan komponen yang besar.

Fine Grained

- Setiap blok logika dapat digunakan untuk implementasi fungsi yang sangat simple.
- Sebagai contoh, kemungkinan untuk mengkonfigurasi blok untuk bertindak sebagai fungsi 3-masukan, seperti gerbang logika dasar atau elemen penyimpanan (FF D).
- Blok logika fine grained biasanya beroperasi pada tipe data bit-lebar dan menggunakan kumpulan **LUT** sebagai elemen komputasi.

Medium Grained

- Blok logika yang biasanya beroperasi pada tiap data 2 bit dan 4 bit dan menggunakan sejumlah LUT atau ALU bit kecil sebagai elemen komputasi.
- Basis LUT FPGA sekarang sering digolongkan sebagai medium grained.

Coarse Grained

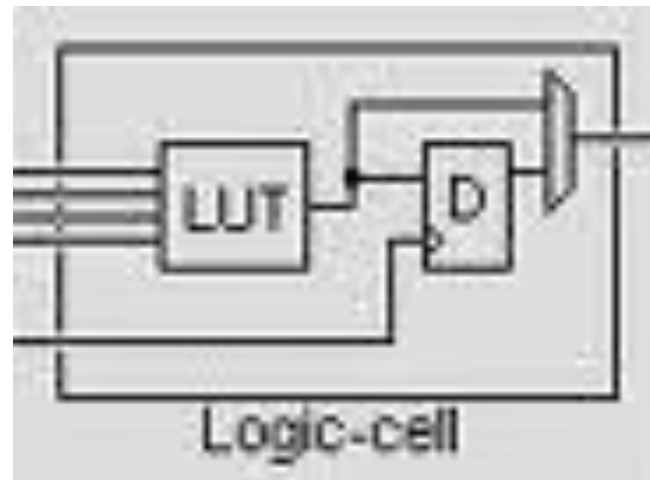
- Masing-masing berisi jumlah logic yang relative besar dibandingkan dengan fine grained architecture.
- Contohnya sebuah logic berisi 4 input LUT, 4 MUX, 4 D flip-flop, dan beberapa logic lainnya.

MUX (Multiplexer)

- Suatu komponen yang fungsinya sebagai penyeleksi data berdasarkan perintah untuk menampilkan data yang diinginkan.
- MUX memiliki banyak input data tetapi hanya memiliki sebuah output, karena memiliki selektor yang mengatur outputnya.
- Di dalam FPGA, terdapat rangkaian multiplekser 2 ke 1 yang artinya, multiplekser tersebut memiliki 2 buah input dan 1 buah output.

LUT (Look Up Table) Logic Block

- Merupakan sejenis RAM (**Random Access Memory**) yang berkapasitas kecil.
- Di dalam FPGA, LUT ini memegang peranan penting dalam proses implementasi fungsi-fungsi logika. Selain itu, LUT ini berciri khas memiliki input sejumlah 4 buah.



CLBs, LABs dan Slices

- **CLBs (Configure Logic Blocks)**, bagian yang akan memproses segala bentuk rangkaian logika yang akan di buat oleh user.
- **LABs**, istilah lain dari CLB atau kumpulan dari CLB. Terdiri dari block bangunan dasar yang dikenal sebagai adaptive logic modules (ALM) yang dapat dikonfigurasi untuk mengimplementasikan fungsi logika, fungsi aritmatika dan fungsi register.
- **Slices**, komponen utama yang digunakan pada FPGA yang terdiri atas CLB, dimana tiap CLB memiliki 4 slice dan tiap slice terdiri 2 4-input LUT dan flip-flop/Latch.

Fast Carry Chains

- Jalur penghubung singkat diantara cell-cell yang saling berdekatan untuk jalur interkoneksi antar cell.
- Jalur ini dalam pembuatan fungsi-fungsi logika agar dapat berjalan dengan efisien (minim penggunaan dan tingkat operasi tinggi).

Embedded in FPGA

- FPGA merupakan System on Chip (SoC) yang terintegrasi dengan embedded processor, digital signal processing (DSP), dan complex intelektual property (IP).
- Embedded system adalah suatu perangkat/sistem yang ditanamkan pada system lainnya.
- Bahasa pemrograman yang biasa digunakan untuk membangun embedded system diantaranya: Ada, Java, System C, VHDL, dan lain-lain.

Processor Core

- Core yang mengontrol kerja sirkuit pada FPGA dan melakukan beberapa perhitungan random dan bagian-bagian lain dari sirkuit, bertanggung jawab untuk interfacing dan pengolahan paralel pada FPGA, terdapat 2 tipe CPU core yaitu Hard dan soft.

Hard IP, Soft IP dan firm IP

- **Hard IP** adalah perwujudan fisik dari design IP. Hard IP merupakan aplikasi terbaik untuk plug dan play. Sejenis block ini dirancang untuk seefisien mungkin dalam hal konsumsi daya dan kinerja.
- **Soft IP** adalah implementasi processor dalam sebuah bahasa HDL (Hard Description Language) tanpa optimasi yang luas untuk arsitektur tujuan.
- **Firm IP** adalah implementasi HDL namun sudah dioptimalkan untuk sebuah arsitektur FPGA tujuan. Contohnya altera nios II dan Xilinx microblaze processor.

Clocking

- Clock pada FPGA biasanya dibuat secara serempak atau sinkron artinya bahwa tiap detik (clock) yang dihasilkan di dalam sebuah FPGA terjadi serentak yang akan mempengaruhi semua kondisi yang ada.

General Purpose I/O

- Pin generic pada chip yang perilakunya dapat dikontrol atau diprogram melalui perangkat lunak.

System Gates

- Sebuah 4 input yang dapat digunakan untuk mempresentasikan antara 1 sampai lebih dari 20 gerbang logika yang mempunyai 2 input.